



PATENT
W&B Ref. No.: INF 2071-US
Attorney Docket No.: INFN/0040

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:
Jürgen Lindolf and Florian
Schamberger

Serial No.: 10/724,009

Filed: November 26, 2003

Confirmation No.: 7545

For: METHOD FOR PRODUCING
AN ANTIFUSE STRUCTURE
AND ANTIFUSE

MAIL STOP MISSING PARTS
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

www.ck12.org


Group Art Unit: 2811

Examiner: unknown

CERTIFICATE OF MAILING
37 CFR 1.8

I hereby certify that this correspondence is being deposited on October 7, 2004 with the United States Postal Service as First Class Mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450 Alexandria, VA 22313-1450.

October 7, 2004
Date


Signature

CLAIM TO PRIORITY

Applicant reaffirms the claim for the benefit of filing date of the following foreign patent application referred to in Applicant's Declaration:

German Patent Application Serial Number 102 55 425.0 filed November 28,
2002.

A copy of the application certified by the German Patent Office is enclosed.

Respectfully submitted,

Gero G. McClellan
Registration No. 44,227
MOSER, PATTERSON & SHERIDAN, L.L.P.
3040 Post Oak Blvd. Suite 1500
Houston, TX 77056
Telephone: (713) 623-4844
Facsimile: (713) 623-4846
Attorney for Applicant(s)

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 102 55 425.0

Anmeldetag: 28. November 2002

Anmelder/Inhaber: Infineon Technologies AG, München/DE

Bezeichnung: Verfahren zum Herstellen einer Antifuse-Struktur
und Antifuse

IPC: H 01 L 21/768

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 10. November 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Schmidt C.

Beschreibung

Verfahren zum Herstellen einer Antifuse-Struktur und Antifuse

5

Die Erfindung betrifft ein Verfahren zum Herstellen einer Antifuse-Struktur in einem Substrat sowie eine Antifuse für die Integration in ein Substrat.

10 Antifuse-Strukturen werden in integrierten Schaltungen dazu verwendet, dauerhafte Einstellungswerte wie z. B. zur Justierung von aktiven und passiven elektronischen Bauelementen, zum Ersetzen von fehlerhaften Speicherbereichen durch redundante Speicherbereiche u. a. festzulegen. Das Festlegen der
15 Einstellungswerte erfolgt durch sogenanntes „Schießen“ der Antifuse-Strukturen, wobei dazu eine Programmierspannung an die Antifuse-Struktur angelegt wird, die zu einem Durchbruch in einem Dielektrikum führt, wobei der Durchbruchskanal in dem Dielektrikum dauerhaft niederohmig wird.

20

Bisher werden Antifuse-Strukturen hergestellt, in denen im wesentlichen Elektroden und Dielektrikum als drei im wesentlichen zueinander parallele vertikal übereinander angeordnete Schichten gebildet werden. Da üblicherweise die Dicke des
25 Dielektrikums im aktiven Bereich der Antifuse-Struktur gleich ist, erfolgt ein Durchbruch rein stochastisch an der schwächsten Stelle des Dielektrikums.

Die Programmierspannung, mit der eine Antifuse-Struktur in
30 einen niederohmigen Zustand überführt werden kann, ist verglichen mit der für die integrierte Schaltung vorgesehene Betriebsspannung relativ hoch. Daher müssen besondere Vorkehrungen getroffen werden, damit es beim Programmieren der Antifuses nicht dazu kommt, dass bei schlechter Isolation der
35 die Programmierspannung führenden Leiterbahnen zu benachbarten Strukturen ein Durchbruch der integrierten Schaltung an Stellen erfolgt, die nicht dafür vorgesehen sind. Daher ist

es notwendig, die Programmierspannung für eine Antifuse-Struktur so gering wie möglich zu halten, um eine spätere Fehlfunktion in der integrierten Schaltung aufgrund von Durchbrüchen an unerwünschten Stellen zu vermeiden.

5

Es ist Aufgabe der vorliegenden Erfindung, eine Antifuse-Struktur und ein Verfahren zum Herstellen einer Antifuse-Struktur zur Verfügung zu stellen, wobei die Programmierspannung der Antifuse-Struktur reduziert werden kann, so dass die Antifuse-Struktur mit geringeren Programmierspannungen programmiert werden kann.

10

Diese Aufgabe wird durch das Verfahren zum Herstellen einer Antifuse-Struktur nach Anspruch 1 sowie die Antifuse nach Anspruch 6 gelöst.

15

Weitere vorteilhafte Ausgestaltungen der Erfindung sind in den abhängigen Ansprüchen angegeben.

Gemäß einem ersten Aspekt der vorliegenden Erfindung ist ein Verfahren zum Herstellen einer Antifuse-Struktur in einem Substrat, vorzugsweise in einem Halbleiter-Substrat, vorgesehen. In dem Substrat werden ein leitender Bereich und ein dazu angrenzender nicht-leitender Bereich gebildet, die eine gemeinsame Oberfläche, vorzugsweise eine gemeinsame Oberfläche mit der Substratoberfläche bilden, so dass eine Kante des leitenden Bereichs entsteht. Eine dielektrische Schicht wird so abgeschieden, dass sie zumindest zu einem Teil die Kante überdeckt.

25

30

Auf diese Weise kann eine Antifuse-Struktur geschaffen werden, bei der die Position des gewünschten Durchbruchskanals in dem Bereich der Kante festgelegt wird. Dadurch, dass bei Anlegen der Programmierspannung die größte Feldstärke im Bereich der Kante entsteht, ist es wahrscheinlich, dass der Durchbruch durch die dielektrische Schicht nahe der Kante erfolgt. Durch die Erhöhung der Feldstärke in dem Bereich der

35

Kante bei angelegter Programmierspannung ist es weiterhin möglich, eine geringere Programmierspannung zum Programmieren der Antifuse-Struktur zu verwenden, da der Durchbruch von der Feldstärke abhängig ist.

5

Der leitende Bereich kann so ausgebildet sein, dass er in lateraler Ausdehnung eine Ecke aufweist, wobei die dielektrische Schicht über die Ecke reichend aufgebracht wird. Auf diese Weise kann eine weitere Feldstärkenerhöhung bei angelegter Programmierspannung erreicht werden. Weiterhin wird der Bereich des späteren Durchbruchkanals in den Bereich der Ecke festgelegt.

Vorzugsweise ist der leitende Bereich als ein hoch-dotierter Halbleiterbereich ausgebildet. Der nicht-leitende Bereich kann SiO_2 , SiN oder andere Materialien umfassen, die nicht-leitend sind und ein Dielektrikum mit einer möglichst hohen Dielektrizitätskonstanten aufweisen.

Gemäß einem weiteren Aspekt der vorliegenden Erfindung ist eine Antifuse mit einem ersten leitenden Bereich, einer dielektrischen Schicht und einem zweiten leitenden Bereich vorgesehen. Der erste leitende Bereich ist angrenzend zu einem nicht-leitendem Bereich gebildet, so dass eine zur Oberfläche des Substrats parallel verlaufende Kante gebildet wird. Der erste leitende Bereich und der nicht-leitende Bereich bilden vorzugsweise eine gemeinsame Oberfläche, über der die dielektrische Schicht aufgebracht ist, die zumindest teilweise über der Kante angeordnet ist.

30

Eine solche Antifuse hat den Vorteil, dass die Feldstärke im Bereich der Kante bei konstanter Programmierspannung im Vergleich zu herkömmlichen Antifuse erhöht ist, so dass niedrigere Programmierspannungen ausreichen, um einen Durchbruch herbeizuführen und so die Antifuse niederohmig werden zu lassen. Dies reduziert die Gefahr, dass die erhöhte Programmierspannung an anderen Stellen innerhalb der integrierten Schal-

35

tung Durchbrüche bewirkt, die zur Schädigung oder Zerstörung der integrierten Schaltung führen können.

Es kann vorgesehen sein, dass die Form des ersten leitenden Bereichs in Oberflächenrichtung eine Ecke aufweist, wobei die dielektrische Schicht über der Ecke angeordnet ist. Im Bereich der Ecke ist die Feldstärke so erhöht, dass ein Durchbruch bei geringeren Programmierspannung erreicht werden kann.

Bevorzugte Ausführungsformen der Erfindung werden im folgenden anhand der beigefügten Zeichnungen näher erläutert.

Es zeigen:

- Fig. 1 einen Querschnitt durch ein Substrat mit einer Antifuse-Struktur gemäß einer ersten Ausführungsform der Erfindung;
- Fig. 2 einen Querschnitt durch das Substrat mit einer Antifuse-Struktur nach Fig. 1 mit eingezeichneten Feldlinien;
- Fig. 3 eine Draufsicht auf eine Antifuse-Struktur gemäß der Ausführungsform nach Fig. 1; und
- Fig. 4 eine Draufsicht auf eine Antifuse-Struktur gemäß einer zweiten Ausführungsform der Erfindung.

In Fig. 1 ist ein Querschnitt durch eine Antifuse-Struktur gemäß einer ersten Ausführungsform der Erfindung dargestellt. Die Antifuse-Struktur weist einen ersten leitenden Bereich 1 auf, der in ein Halbleiter-Substrat eingebettet ist. Der erste leitende Bereich 1 kann ein Metallmaterial oder ein dotiertes, vorzugsweise hochdotiertes Halbleitermaterial aufweisen.

Angrenzend an den ersten leitenden Bereich 1 ist ein nicht-leitender Bereich 2 angeordnet, der Siliziumdioxid SiO_2 umfasst. Der nicht-leitende Bereich 2 ist ebenfalls in das Sub-

strat eingebettet, so dass der erste leitende Bereich 1 und der nicht-leitende Bereich 2 vorzugsweise eine gemeinsame Substratoberfläche aufweisen. An der Grenze zwischen dem ersten leitenden Bereich 1 und dem nicht-leitenden Bereich 2 wird so eine Kante gebildet. Über die Kante wird eine dielektrische Schicht 4, die vorzugsweise das Material Siliziumnitrit SiN aufweist, aufgebracht. Über die dielektrische Schicht 4 wird ein zweiter leitender Bereich 5 aufgebracht.

10 Auf diese Weise wird eine Antifuse-Struktur aus dem ersten leitenden Bereich 1, der dielektrischen Schicht 4 und dem zweiten leitenden Bereich 5 gebildet.

Zum Programmieren einer solchen Struktur, wird durch Anlegen einer Programmiervoltage zwischen dem ersten und dem zweiten leitenden Bereich 1, 5 ein Durchbruchskanal in dem Dielektrikum 4 erzeugt, der dauerhaft niederohmig bleibt. Der Durchbruchskanal bildet sich vorzugsweise an der Stelle in dem Dielektrikum, an dem die größte Feldstärke auftritt.

20 In Fig. 2 ist dargestellt, dass die größte Feldstärke in dem Dielektrikum im Bereich der Kante 3 auftritt. Die Feldlinien, die von dem in die Tiefe gehenden Teil der Kante ausgehen, erhöht die Feldstärke des Feldes im Bereich der Kante.

25 Die Antifuse-Struktur gemäß Fig. 1 wird mit Hilfe von lithographischen Verfahren hergestellt. Dazu wird in einer Substratscheibe, vorzugsweise in einem Halbleitersubstrat, der erste leitende Bereich 1 erzeugt, indem z. B. eine Dotierung eingebracht wird. Angrenzend an den ersten leitenden Bereich 1 wird ein nicht-leitender Bereich 2 erzeugt, in dem das Halbleitermaterial in diesem Bereich oxidiert wird. Das Oxid wächst sowohl in die Tiefe des Halbleitersubstrates als auch in die Höhe, so dass zunächst eine unebene Oberfläche der Substratscheibe entsteht. Durch ein CMP-Verfahren (Chemical Mechanical Polishing) wird die Oberfläche der Substratscheibe geebnet, so dass eine scharfe Grenze zwischen der ersten lei-

tenden Bereich und der angrenzenden nicht-leitenden Bereich entsteht.

Selbstverständlich kann eine solche Struktur auch dadurch erzeugt werden, dass auf eine Substratscheibe zunächst eine erste leitende Schicht, z.B. durch ein Epitaxie-Verfahren aufgebracht wird und man anschließend im Bereich der nicht-leitenden Schicht 2 eine Siliziumdioxid-Schicht bzw. ein anderes nicht-leitendes Material aufbringt. Anschließend ist es zweckmäßig, die Oberfläche der Substratscheibe zu ebnen, um eine scharfe Kante zu erreichen.

Über die so gebildete Kante 3 wird eine dielektrische Schicht 4 abgeschieden und anschließend so strukturiert, dass sie über der Kante liegt und die Ränder der dielektrischen Schicht 4 einen ausreichenden Abstand von der Kante haben.

In der Fig. 3 ist eine Draufsicht auf die Antifuse gemäß der ersten Ausführungsform der Erfindung dargestellt. Man erkennt den ersten leitenden Bereich 1, der durch eine Kante zu dem nicht-leitenden Bereich 2 hin abschließt. Über den ersten leitenden Bereich und nicht-leitenden Bereich 2 ist die dielektrische Schicht 4 so aufgebracht, dass sie über der Kante 3 liegt. Auf der dielektrischen Schicht befindet sich der zweite leitende Bereich 5.

In Fig. 4 ist eine zweite Ausführungsform einer erfindungsgemäßen Antifuse dargestellt. Anstelle des ersten leitenden Bereichs 1 ist ein dritter leitender Bereich 6 vorgesehen, der eine Ecke 7 aufweist. Angrenzend an den dritten leitenden Bereich 6 ist der nicht-leitende Bereich 2, so dass zwei aufeinander zulaufende Kanten gebildet werden, die sich an der Ecke 7 treffen. Die dielektrische Schicht 4 ist so über den dritten leitenden Bereich 6 und den nicht-leitenden Bereich 2 gelegt, dass die Ecke und vorzugsweise ein Teil der daran anschließenden Kanten von der dielektrischen 4 überdeckt ist.

Der zweite leitende Bereich 5 ist so auf der dielektrischen Schicht 4 angeordnet, dass der zweite leitende Bereich 5 über der Ecke angeordnet ist. Auf diese Weise kann sich im Bereich der Ecke 7 bei angelegter Programmierspannung eine hohe Feldstärke ausbilden, so dass der Durchbruchskanal vorzugsweise im Bereich der Ecke ausgebildet wird. Im übrigen gilt für die Herstellung der Antifuse gemäß der zweiten Ausführungsform der Erfindung die gleiche Vorgehensweise wie für die Herstellung der ersten Antifuse.

10

Selbstverständlich können auch komplexere Formen der ersten leitenden Schicht 1 vorgesehen sein, um mehrere bevorzugte Durchbruchstellen zu bilden, wie z. B. eine Zinnenform, eine Sägeblattform o. a.

15

Es kann auch vorgesehen sein, dass der erste leitende Bereich Teil eines weiteren Bauelementes der integrierten Schaltung ist, z. B. ein Source- oder Drainbereich eines Transistors.

20

Patentansprüche

1. Verfahren zum Herstellen einer Antifuse-Struktur in einem Substrat, wobei in dem Substrat ein leitender Bereich (1) und ein dazu angrenzender nicht-leitender Bereich (2) gebildet werden, die eine gemeinsame Oberfläche bilden, wobei eine Kante (3) des leitenden Bereichs (1) entsteht, wobei eine dielektrische Schicht (4) so abgeschieden wird, dass sie zumindest einen Teil der Kante (3) überdeckt.
2. Verfahren nach Anspruch 1, wobei der leitende Bereich so ausgebildet wird, dass der leitende Bereich (1) in lateraler Ausdehnung eine Ecke (7) aufweist, wobei die dielektrische Schicht (4) über die Ecke (7) aufgebracht wird.
3. Verfahren nach Anspruch 1 oder 2, wobei der leitende Bereich (1) als ein dotierter Halbleiterbereich ausgebildet ist.
4. Verfahren nach Anspruch 1 bis 3, wobei der nichtleitende Bereich (2) mindestens eines der Materialien SiO_2 , SiN umfasst.
5. Verfahren nach Anspruch 1 bis 4, wobei die dielektrische Schicht (4) das Material SiN umfasst.
6. Antifuse mit einem ersten leitenden Bereich (1), einer dielektrischen Schicht (4) und einem zweiten leitenden Bereich (5), wobei der erste leitende Bereich (1) angrenzend zu einem nichtleitenden Bereich (2) gebildet ist, wobei der erste leitende Bereich (1) und der nicht-leitende Bereich (2) eine gemeinsame Oberfläche aufweisen, so dass eine zur Oberfläche des Substrats parallel verlaufende Kante (3) gebildet wird, wobei zu-

mindest teilweise über der Kante (3) die dielektrische Schicht (4) angeordnet ist.

5 7. Antifuse nach Anspruch 6, wobei die Form des ersten leitenden Bereichs (1) in Oberflächerichtung eine Ecke (7) aufweist, wobei über der Ecke (7) die dielektrische Schicht (4) angeordnet ist.

10 8. Antifuse nach Anspruch 6 oder 7, wobei der erste leitende Bereich (1) und der nicht-leitende Bereich (2) eine im wesentlichen ebene Angrenzfläche zur dielektrischen Schicht (4) aufweisen.

Zusammenfassung

Die Erfindung betrifft ein Verfahren zum Herstellen einer Antifuse-Struktur in einem Substrat, wobei in dem Substrat ein leitender Bereich und ein dazu angrenzender nichtleitender Bereich gebildet werden, so dass eine Kante des leitenden Bereichs entsteht, wobei eine dielektrische Schicht so abgeschieden wird, dass sie zumindest einen Teil der Kante überdeckt.

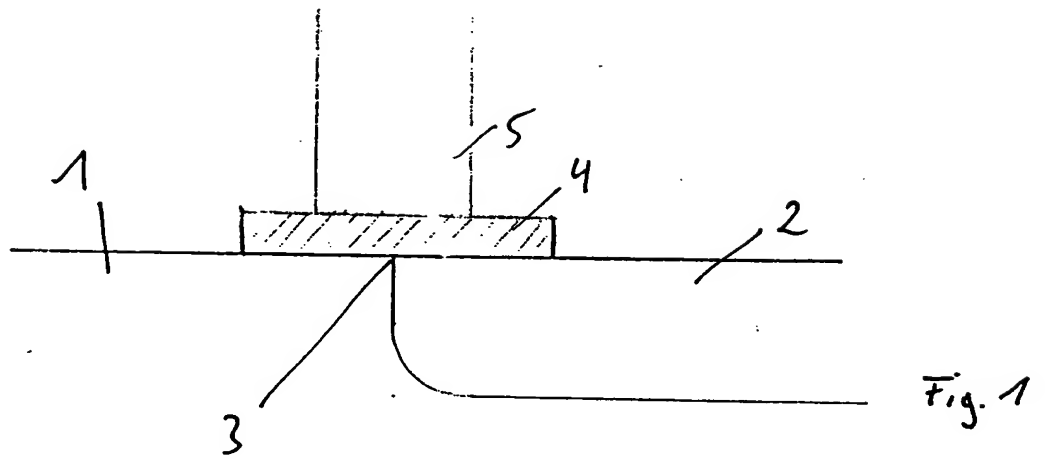
10

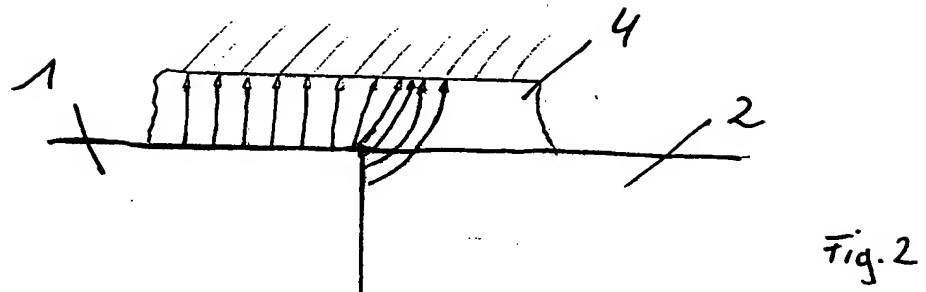
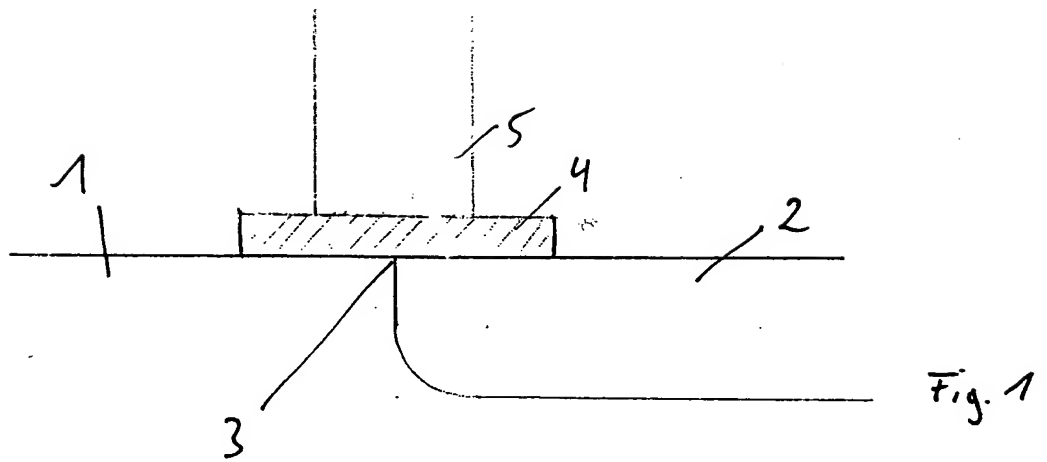
Figur 1

Bezugszeichenliste

- | | |
|---|---------------------------|
| 1 | erster leitender Bereich |
| 2 | nicht leitender Bereich |
| 3 | Kante |
| 4 | dielektrische Schicht |
| 5 | zweiter leitender Bereich |
| 6 | dritter leitender Bereich |
| 7 | Ecke |

Figur für die Zusammenfassung





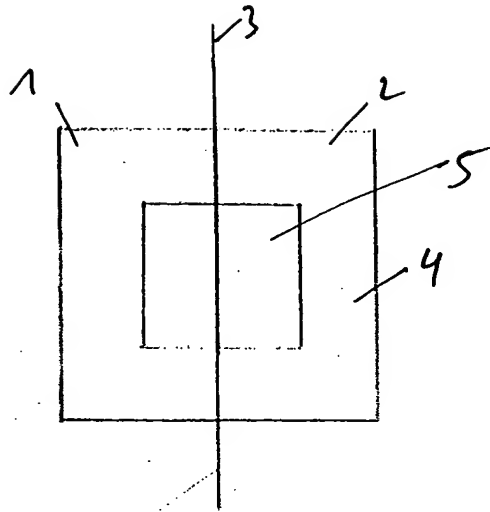


Fig. 3

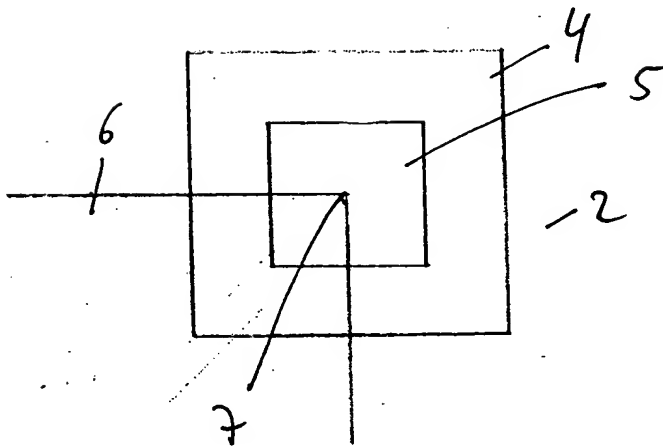


Fig. 4